

EXAMEN D'ELECTRONIQUE

24 Janvier 2008, durée 1h30

**Partie I : Portes logiques à diodes (4 pts)**

On réalise les 2 portes logiques de la Figures 1 et de la Figure 2 de l'annexe, à l'aide de diodes et d'interrupteurs, où l'on considère différents états des entrées. Choisir le modèle en 2<sup>ème</sup> approximation pour les diodes.

1. Dans l'état de la figure 1.a) dessinez sur le schéma le chemin parcouru par le courant de  $V_{CC} = 5V$  à la masse (notée 0). Barrez la diode bloquée et encerclez la diode passante. Déterminez les niveaux d'entrée  $V_{e1}, V_{e2}$  ainsi que le niveau de sortie  $V_s$ . Commencez à compléter la table de vérité à partir des niveaux logiques des entrées, notés 0 et 1.
2. Procédez de même qu'à la question 1. pour l'état de la figure 1.b).
3. A nouveau, pour l'état de la figure 1.c), reprenez la question 1.
4. A partir de la table de vérité obtenue, quelle fonction logique a-t-on réalisée ?
5. Dans l'état de la figure 2.a) dessinez sur le schéma le chemin parcouru par le courant de  $V_{CC} = 5V$  à la masse (notée 0). Barrez la diode bloquée et encerclez la diode passante. Déterminez les niveaux d'entrée  $V_{e1}, V_{e2}$  ainsi que le niveau de sortie  $V_s$ . Commencez à compléter la table de vérité à partir des niveaux logiques des entrées, notés 0 et 1.
6. Procédez de même qu'à la question 5. pour l'état de la figure 2.b).
7. A nouveau, pour l'état de la figure 2.c), reprenez la question 5.
8. A partir de la table de vérité obtenue, quelle fonction logique a-t-on réalisée ?

**Partie II : Portes logiques à transistors bipolaires (6pts)**

Soit le circuit de la figure I ci-dessous, où T1, T2, T3 et T4 sont des transistors bipolaires qui sont soit dans un état bloqué, soit dans un état saturé. On prendra pour tension de saturation  $V_{CEsat} = 0.05V$ .

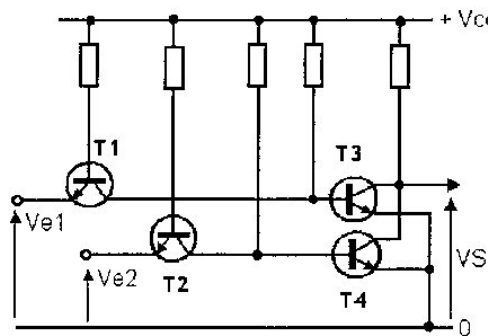


Figure I

1. Quel est l'état de T1 Pour  $V_{e1} = V_{CC} = 5V$  ? Puis pour  $V_{e1} = 0V$  ?
2. Décrivez les états de T3 en fonction des états de T1.
3. Quel est l'état de T2 Pour  $V_{e2} = V_{CC} = 5V$  ? Puis pour  $V_{e2} = 0V$  ?
4. Décrivez les états de T4 en fonction des états de T2.
5. Complétez la table de vérité de la porte logique, à savoir les niveaux logiques de sortie 0 ou 1 ( $V_s$ ) en fonction des niveaux logiques des entrées 0 ou 1 ( $V_{e1}, V_{e2}$ ). Quelle fonction logique a-t-on réalisée ?

Soit le circuit de la figure II ci-dessous où T1 est un transistor bipolaire *multi-émetteur*. Ce dernier est constitué de 2 diodes *base-émetteur*, il suffit qu'une des 2 tensions  $V_{BEi}$ ,  $i=1$  ou 2, soit à  $0.7V$  pour que le transistor soit passant, et même saturé dans notre cas.

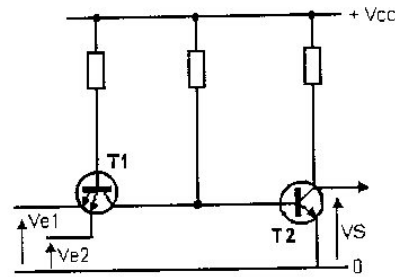


Figure II

1. Déterminez les états de T1 (bloqué ou saturé) pour les différentes combinaisons des tensions d'entrées  $V_{e1}, V_{e2}$  de 0V ou 5V.
2. Décrivez les états de T2 en fonction des états de T1.
3. Complétez la table de vérité de la porte logique, à savoir les niveaux logiques de sortie 0 ou 1 ( $V_s$ ) en fonction des niveaux logiques des entrées 0 ou 1 ( $V_{e1}, V_{e2}$ ). Quelle fonction logique a-t-on réalisée ?
4. Proposez le schéma simple d'un inverseur à l'aide d'un transistor, d'une résistance et des niveaux de tension  $V_{cc} = 5V$  et de la masse 0V. Expliquez-en le principe.
5. Complétez alors les schémas des figures I et II pour obtenir l'inverse des réponses obtenues précédemment.

### Partie III : Filtre à Amplificateur Opérationnel (10pts)

Soit le circuit de la figure III ci-dessous, constitué de résistances égales  $R$  et de deux capacités  $C, C_0$ . On se propose de calculer la fonction de transfert  $H(j\omega)$  en fonction de  $\omega, R, C, C_0$ , puis de  $n = C/C_0$  et  $x = RC\omega$ .

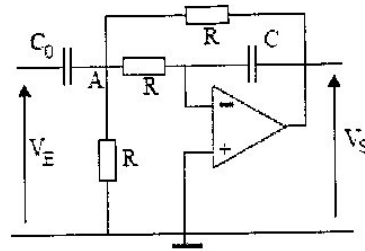


Figure III

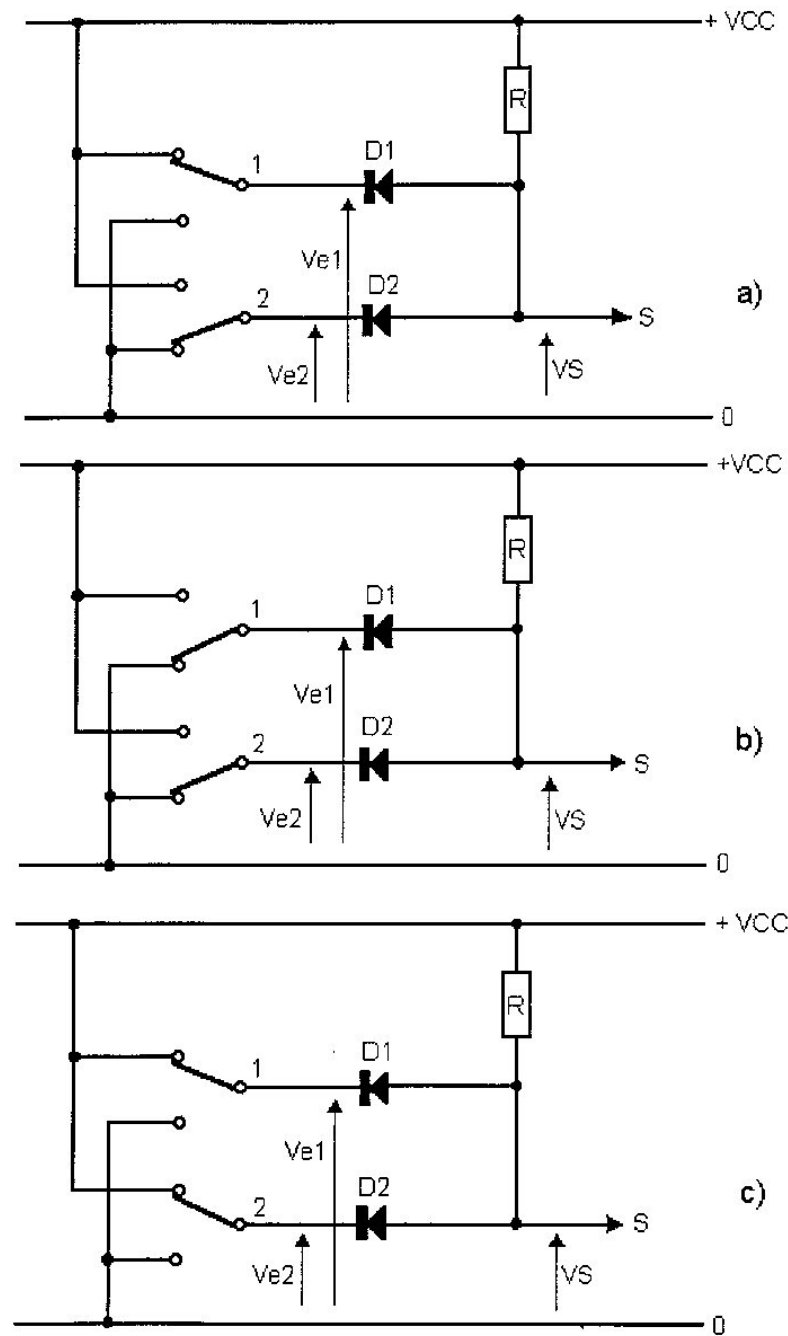
1. Que peut-on dire du fait que l'AOP soit parfait?
2. Justifiez le régime de fonctionnement de l'AOP dans ce montage.
3. Exprimez une relation entre le potentiel au point A et la tension de sortie  $V_s$  **depuis l'entrée inverseuse de l'AOP.**
4. Exprimez le potentiel au point A **par application du théorème de Millman.**
5. En déduire une relation entre  $V_s$  et  $V_E$ , que l'on exprimera en fonction de  $\omega, R, C, C_0$ , puis de  $n = C/C_0$  et  $x = RC\omega$ . Montrez que la fonction de transfert peut se mettre sous la forme :

$$H(j\omega) = \frac{-1}{3n + j\left(x - \frac{n}{x}\right)}$$

6. Exprimez le gain  $G(\omega)$ , puis calculez les limites pour  $\omega \rightarrow 0, \omega \rightarrow \infty$ .
7. Le filtre obtenu est un passe-bande. La fréquence centrale de résonance correspond à une fonction de transfert purement réelle. Calculez alors cette fréquence centrale du filtre ainsi que le gain maximum.
8. Donnez la définition permettant de calculer les fréquences de coupure. Calculez les deux fréquences de coupure.
9. Applications numériques : pour toutes les expressions obtenues, vous calculerez numériquement les valeurs avec  $R = 1k\Omega$  et  $C = C_0 = 10nF$

Fin du sujet

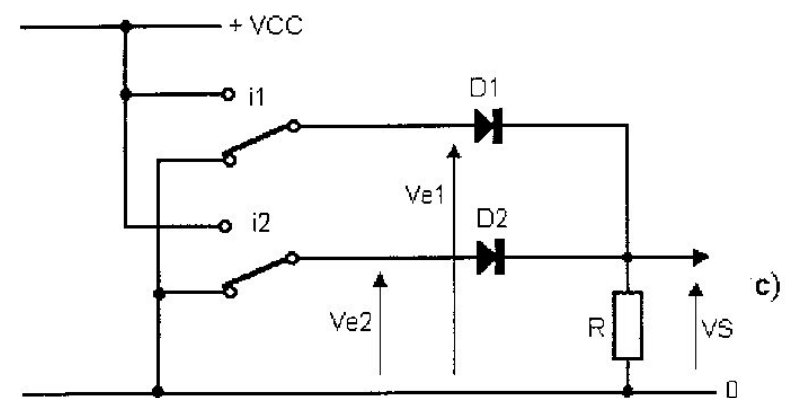
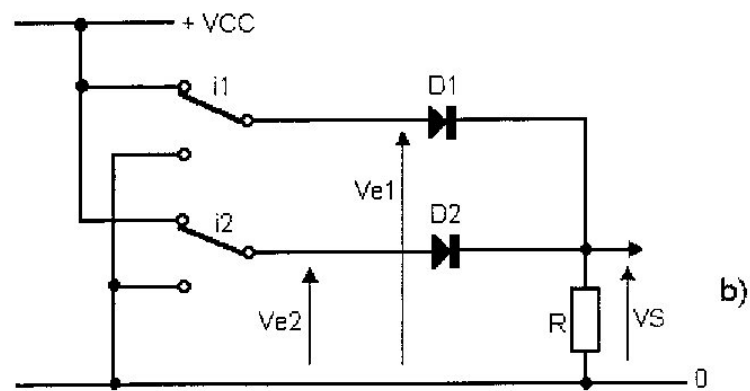
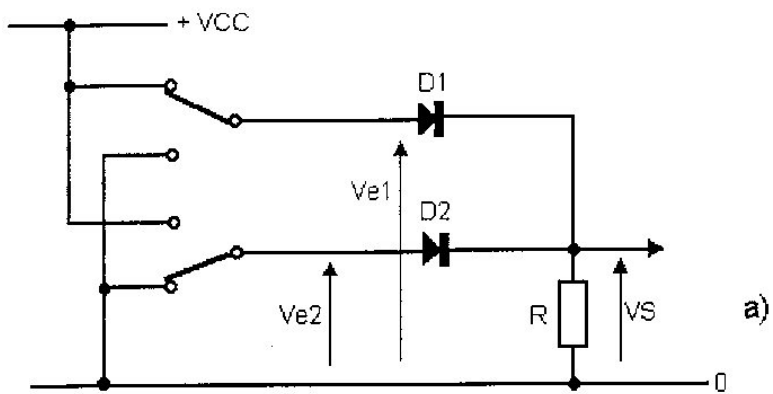
N° Anonymat : .....



Niveaux logiques 0 et 1		
$V_{e1}$	$V_{e2}$	$V_S$
0	0	
0	1	
1	0	
1	1	

Fonction logique obtenue :

Figure 1



Niveaux logiques 0 et 1		
$V_{e1}$	$V_{e2}$	$V_s$
0	0	
0	1	
1	0	
1	1	

Fonction logique obtenue

Figure 2